**Techninis ir istorinis kontekstas:**

Zilog Z80000 yra neišleistas 32 bitų procesorius pagamintas 1986 metais. Ši architektūra buvo pagaminta praplėčiant 16 bitų Zilog Z8000, tačiau negali vykdyti kodo parašyto Z8000 arba Z80 procesoriams. Procesorius daugeliu atžvilgių yra panašus į „Intel“ 80386. Dėl pradinės gamybos vėlavimo Z80000 pasiekė tik bandomasis testavimo etapas, niekada nebuvo nepaleistas komerciškai.

PA-RISC (Precision Architecture [RISC](https://en.wikipedia.org/wiki/Reduced_instruction_set_computer" \o "Reduced instruction set computer)) architektūra buvo pagaminta [Hewlett-Packard](https://en.wikipedia.org/wiki/Hewlett-Packard) kompanijos 1986 metais. Pagal šią architektūrą pagamintos sistemos buvo pardavinėjamos iki 2008 metų, tačiau iki 2013 metų palaikė serverius, kuriuose veikia PA-RISC lustai. Pagal PA-RISC architektūrą buvo sukurtas Intel Itanium procesorius.

**Kompiuterio/procesoriaus bazė:**

Z80000

* **Technology:** Integrated Circuits (ICs)
* **Integration Scale:** **Large Scale Integration (LSI)**. This refers to the integration of thousands of transistors on a single chip.
* **Transistors:** It used **metal-oxide-semiconductor (MOS)** technology, which was common in the late 1970s and early 1980s.

PA-RISC

**Architektūra:**

Z80000 procesorius yra registrinė architektūra, tačiau turi tam tikrų elementų, būdingų segmentuotos atminties architektūrai. Jisnaudojo bendros paskirties registrus skaičiavimams ir adresavimui, o segmentuota atmintis leido efektyviau naudoti atminties erdvę. Turėjo šešiolika bendros paskirties 32 bitų registrų. Įgyvendinta ir segmentuota adresų erdvė, leidusi valdyti 4 GB atminties. Skaičiavimai daugiausia vykdomi registruose, o ne tiesiogiai atmintyje.

PA-RISC (Precision Architecture – RISC) procesorius yra grynai registrinė architektūra, sukurta laikantis RISC principų (Reduced Instruction Set Computer). Visos aritmetinės ir loginės operacijos vyko tik tarp registrų, o atminties prieiga buvo vykdoma tik naudojant „įkėlimo ir išsaugojimo“ (load/store) instrukcijas.Turėjo 32 bendros paskirties registrus, 25 valdymo registrus ir 8 erdvės registrus.PA-RISC neturėjo tiesioginio atmintis-į-atmintį (memory-to-memory) operacijų palaikymo, nes visos operacijos pirmiausia vyko tarp registrų. PA-RISC buvo optimizuota vieno ciklo instrukcijų vykdymui naudojant registrus, o ne tiesioginę sąveiką su atmintimi.

Z80000 architektūra buvo dviejų adresų mašina, daugelis komandų turėjo šaltinio ir rezultato registrus.

PA-RISC architektūra yra trijų adresų mašina – įprastai perskaito du operandus iš bendro naudojimo registrų, atlikus operacijas rezultatas yra padedamas atgal į bendro naudojimo registrą.

**Registrai:**

Z80000 turėjo 16 bendrosios paskirties 32 bitų fizinius registrus, kurie buvo praplėsti nuo ankstesnės Z8000 architektūros 16 bitų registrų. Šie registrai buvo labai lankstūs ir galėjo būti naudojami skirtingų dydžių duomenims bei adresavimui.

Registrų tipai:

* 32 bitų registrai: Standartiniai bendros paskirties registrai.
* 16 bitų registrai: Kiekvieną 32 bitų registrą buvo galima padalinti į du 16 bitų registrus (aukštąjį ir žemąjį, pvz., RH0 ir RL0).
* 8 bitų registrai: Kiekvienas 16 bitų registras galėjo būti dar kartą padalintas į du 8 bitų registrus, skirtus baito ilgio duomenims (pvz., RL0, RH0).
* 64 bitų registrai: Du 32 bitų registrus buvo galima sujungti į vieną 64 bitų registrą sudėtingesniems skaičiavimams (pvz., RQ0, RQ4).

Specifinės paskirtys:

* RL0, RH0 ... RL7, RH7 (8 bitų registrai): Akumuliatoriai baito ilgio operacijoms.
* R0–R15 (16 bitų registrai): Naudojami kaip akumuliatoriai, indeksavimo registrai (išskyrus R0) arba atminties adresams.
* RR0, RR2 ... RR30 (32 bitų registrai): Naudojami ilgo žodžio operacijoms arba adresavimui segmentavimo ar tiesiniuose režimuose.
* RQ0, RQ4 ... RQ28 (64 bitų registrai): Skirti dauginimo, dalinimo ir ženklo praplėtimo operacijoms.

Z80000 siūlė didelį registrų lankstumą dėl galimybės derinti ir skaidyti registrus pagal poreikį.

**PA-RISC**

Bendros charakteristikos:

* PA-RISC turėjo 32 bendros paskirties 32 bitų registrus, kurie buvo naudojami tiek duomenų apdorojimui, tiek adresavimui.
* Taip pat turėjo 25 specializuotus valdymo registrus ir 8 erdvės registrus virtualių adresų generavimui.

Registrų tipai:

Bendros paskirties registrai - palaikė 32 bitų duomenis ir adresus. Nulinis registras (R0) buvo specialus – jis visada grąžindavo 0, nepaisant į jį rašomų reikšmių.

Valdymo registrai: Naudoti virtualių adresų apsaugai, pertraukimų apdorojimui ir kitoms sistemos funkcijoms.

Erdvės registrai (Space Registers): 8 registrai, skirti virtualių adresų sudarymui. Jie buvo naudojami erdvės identifikavimui (angl. space ID) ir buvo esminiai virtualios atminties sistemose.

**Požymių bitai:**

Z80000 architektūroje buvo naudojami šeši požymių bitai:

* pernešimo (C)
* nulio (Z)
* ženklo (S)
* lyginumo/perpildymo (P/V)
* dešimtainių skaičių ... (Decimal Adjust (D)) - yra naudojamas dvejetainių-dešimtainių skaičių (BCD binary coded decimal) skaičiavimuose, kad būtų sekama, koks paskutinis veiksmas buvo atliktas – sudėtis ar atimtis
* pusinio pernešimo (H) – taip pat yra naudojamas yra naudojamas dvejetainių-dešimtainių skaičių (BCD) skaičiavimuose, kad paversti rezultatą iš buvusios atimties ar sudėties į dešimtainį skaičių.

PA-RISC architektūroje išskirtų požymių bitų neradau, tačiau ši architektūra turi procesoriaus būsenos žodį (Processor Status Word PSW), kuriame yra įvairūs sistemos valdymo bitai, prioritetų magistralėse bitai, tačiau juose taip pat yra 8 pernešimo/pasiskolinimo bitai, naudojami atliekant aritmetinius veiksmus.

**Mašininis žodis**

Abiejų architektūrų mašininio žodžio plotis buvo 32 bitų.

**Atminties išdėstymas, adresų erdvė, efektyvus adreso plotis, maksimalus įmanomas atminties kiekis, tipiškas atminties kiekis**

Z80000

Trys adresavimo būdai:

* Kompaktiškas režimas: Naudojamas programoms, kurioms pakanka mažiau nei 64 KB adresų erdvės. Šiame režime naudojami 16 bitų adresai, kurie užtikrina efektyvų atminties naudojimą.
* Segmentuojama atmintis: Atmintis skirstoma į segmentus, palaikomi du segmentų dydžiai: 32 768 segmentų po 64 KB (16 bitų poslinkis) – apima atmintį nuo 0 iki 2 GB; 128 segmentų po 16 MB (24 bitų poslinkis) – apima atmintį nuo 2 GB iki 4 GB. Segmentuotas režimas leidžia adresų skaičiavimus segmentų viduje, tačiau nekeičia segmentų numerių.
* Tiesinė adresų erdvė: Leidžia vientisą ir nesegmentuotą prieigą prie 4 GB atminties (32 bitų adresai). Šis režimas tinkamas programoms, kurios naudoja dinamiškai paskirstytą atmintį.

Adresų erdvė:

* Kompaktiškas režimas: Ištisinė adresų erdvė iki 64 KB.
* Segmentuotas režimas: Adresų erdvė segmentuota į 64 KB arba 16 MB segmentus.
* Tiesinė adresų erdvė: Visiškai ištisinė adresų erdvė iki 4 GB.

Efektyvus adreso plotis priklauso nuo režimo: kompaktiškame režime – 16 bitų, segmentuotame režime – 24 bitų arba 32 bitų, tiesiniame režime – 32 bitų.

Maksimalus įmanomas atminties kiekis 4 GB (2^32 baitų).Tipiškas atminties kiekis nuo 1 MB iki 4 MB atminties.

PA-RISC procesoriai naudojo baitų adresavimą, tačiau galėjo adresuoti ir didesnius vienetus, tokius kaip: pusžodžiai (2 baitai), žodžiai (4 baitai), dvigubi žodžiai (8 baitai).

Adresai gali būti fiziniai arba virtualūs:

* Fiziniai adresai: Naudojami tiesiogiai, be papildomų teisių tikrinimo.
* Virtualūs adresai: Naudojami daugumoje programų ir yra verčiami į fizinius procesoriaus aparatūros pagalba, kartu atliekant prieigos teisių tikrinimą.

Adresų erdvė buvo vientisa, bet naudojant virtualius adresus buvo palaikomi puslapių lygio valdymo mechanizmai. Efektyvus adreso plotis buvo 32 bitai.

Maksimalus įmanomas atminties kiekis buvo 4 GB (2^32 baitų) vienam procesoriui su 32 bitų adresais. Tipiškai PA-RISC sistemos turėjo nuo 4 MB iki 64 MB RAM. Didelės serverinės sistemos galėjo turėti daugiau – iki 256 MB ar net daugiau, priklausomai nuo taikymo srities.

**Virtuali atmintis:** Z80000 architektūroje virtualioji atmintis buvo palaikoma puslapiavimu.

Procesorius įgyvendina panašų puslapiavimo mechanizmą kaip ir kitose architektūrose.Operacinė sistema sukuria virtualių adresų lenteles atmintyje, tada užkrauna rodykles į tas lentelės valdymo registruose. Procesorius automatiškai kreipiasi į lenteles atimintyje, kad perkeltų virtualios atminties adresus į fizinę atmintį ir patikrintų, ar galima tą atminties dalį pasiekti. Kad suvaldyti didelę adresų erdvę, adresų vertimo sistema padalina atmintį į fiksuoto dydžio 1KB puslapius.

PA-RISC architektūroje yra trys lygiai, jie priklauso nuo to, kiek virtualios atminties yra palaikoma.

Nulinis lygis nepalaiko jokios virtualios atminties. Pirmo lygio procesorius plaaiko 16-bitų erdvės registrus skirtus 48 bitų virtualios atminties erdvei ir trečio lygio procesorius įgyvendina 32-bitų erdvės registrus kur palaikoma pilna 64 bitų virtuali adresų erdvė.

Virtualus adresas yra apibrėžtas globaliai ir yra toks pat, nepriklausomai nuo to, koks procesas jį naudoja. Kitose architektūrose dažnai tas pats virtualus adresas gali būti naudojamas pasiekti skirtingus objektus skirtingiems procesams, kaip yra ir Z80000 architektūroje. PA-RISC architektūroje virtuali atmintis taip pat palaikoma puslapiavimu – vieno puslapio dydis 2KB, visa adresų erdvė sudaro 4GB.

The virtual address space is so large that processes can be assigned separate address ranges for private data. Address translation information does not need to change upon a process switch and the information needed for address translation can be represented more compactly. Global virtual addressing therefore allows closely coupled processes to accumulate a stable working set of address translations in spite of fre quent process switching.

**Komandų sistema:**

Z80000 architektūros komandų sistema turėjo apie 800 skirtingų komandų. Turėjo 11 instrukcijų klasių:

* Įkėlimo ir išsaugojimo (EX dst, src – Exchange)
* Aritmetinės (ADC dst, src – Add with Carry; CP dst, src – Compare)
* Loginės (XOR dst, src – Exclusive or)
* Programos valdymo (JP cc, dst – Jump)
* Veiksmų su bitais (SET dst, src – Set bit)
* Sukimas, perslinkimas (RCL dst, src – rotate left through carry)
* Blokų perkėlimas ir komandos su tekstinėmis eilutėmis (CPSIR dst, src, r, cc – compare string, increment and repeat)
* Įvesties ir išvesties (OTIR dsr, src, r – output, increment and repeat)
* Procesoriaus valdymo (DI int – disable interrupt; EI int – enable interrupt)
* Papildomos instrukcijos – jos yra skirtos papildomiems procesoriams, pavyzdžiui Z8070 ALU palaiko slankaus kablelio skaičių aritmetiką.

PA-RISC turėjo 140 komandų. Jos yra išskirstytos į šias klases:

* FLOP – operacijos su slankaus kablelio skaičiais
* LDST – komandos darbui su atmintim – įkėlimas ir išsaugojimas
* ALU – veiksmai su sveikais skaičiais
* MM – poslinkiai, išskyrimai, įterpimai
* NUL – galintys anuliuoti kitą veiksmą
* BV – vietinė vektorinė šakos, išorinės šakos
* BR – kitos šakos
* FSYS – FTEST ir slankiojo kablelio būsena/įvykiai
* SYS – sistemos valdymo instrukcijos

PA-RISC architektūroje visų komandų ilgis yra 32 bitai – vienas žodis.

Kokius instrukcijų formatus palaikė kiekviena architektūra? Kokios komandos buvo panašios abi architektūros? Kurios komandos skyrėsi?

**Adresavimo būdai:**

Z80000 procesorius dirba su šiais operandais – registrais, atmintims, periferiniais prievadais, ar tiesioginiais operandais esančiais komandoje. Jiem pasiekti ir su jais dirbti naudojami 9 adresavimo būdai: registrinis (Register), tiesioginių operandų (Immediate), netiesioginio registro (Indirect Register), tiesioginės prieigos (Direct Address), indeksavimo (Index), bazinio adreso (Base Address), bazinio indekso (Base Index), asociatyvaus adreso (Relative Address), and asociatyvaus indekso (Relative Index).

PA-RISC turėjo tik tris adresavimo būdus - long/short displacement and indexed

HP Precision processors access memory using byte ad dresses. Larger addressable units include half words, words, and double words. An address is either physical or virtual. All load and store instructions can be used in either virtual or physical mode. Virtual mode is enabled sepa rately for instruction fetches and data accesses by two flags in the processor status word.

**I/O galimybės**

Z80000 procesoriaus I/O adresai yra 32 bitų ilgio, tačiau manipuliuoti galima tik apatiniais 16 bitų. Aukštesni 16 bitų visada yra nustatyti į 0 procesoriaus aparatūros.

Loginių I/O adresų ypatumai: Skirtingai nuo loginių atminties adresų, I/O adresai nėra laikomi nuosekliu baitų srautu. Adresas naudojamas tam tikram I/O prievadui (peripheral port) rasti – tai gali būti baitas, žodis ar ilgas žodis.Prievadai adresų erdvėje neprivalo būti išdėstyti nuosekliai. Loginių I/O adresų išdėstymas leidžia naudoti tiek lyginio, tiek nelyginio numerio adresus. Z80000 architektūroje I/O sprendimai leidžia valdyti prietaisus naudojant mažai resursų, bet tai apsunkina programavimo procesą, nes I/O adresai nėra nuoseklūs ir reikalauja tikslinio programavimo.

PA-RISC procesoriai naudoja atminties susiejimo (memory-mapped I/O) architektūrą. I/O įrenginiai yra valdomi per adresus, kurie gali būti tiek virtualūs, tiek fiziniai. Visas I/O sistemos valdymas vykdomas naudojant standartines įkėlimo (load) ir išsaugojimo (store) komandas, o tai leidžia programuoti I/O funkcijas aukšto lygio kalbomis. PA-RISC architektūroje virtualių adresų vertimo į fizinius metu taikomas puslapių apsaugos mechanizmas. Šis sprendimas leidžia vartotojų programoms tiesiogiai valdyti konkrečius I/O įrenginius nepažeidžiant sistemos vientisumo ar apsaugos. Dėl vieningo I/O adresų valdymo ir integruotos apsaugos PA-RISC suteikia galimybę efektyviau programuoti I/O funkcijas lyginant su Z80000.

**Pertraukimai**

The Z80,000 palaiko tris pertraukimų rūšis:

* neužmaskuojamas (nonmaskable) -
* vektorinius (vectored)
* nevektorinius (nonvectored).

Neužmaskuojamas pertraukimas – aukščiausio prioriteto, yra rezervuojamas kritiniams atvejams, tokiem kaip staigus energijos nutrūkimas. Vektoriniai ir nevektoriniai pertraukimai gali būti paslepiami su požymių bitais valdymo žodžio registre. Vektoriniai pertraukimai leidžia iššakoti pertraukimą į atskirą išimčių tvarkyklę, parinktą kode. Ne vektoriniai pertraukimai naudoja paprastą pertraukimų tvarkyklę.

PA-RISC architektūra įgyvendina vieno lygio pertraukimų sistemą. Tai reiškia, kad kai yra vykdomas pertraukimas, jo negalima pakeisti kitu, nors jis ir būtų aukštenio prioriteto, ir tai reiškia, kad vienu betu gali būti vykdomas tik vienas pertraukiamas. Jeigu reikia kelių pertraukimų vienu metu – vykdoma pagal prioritetų eilę, ir kai pertraukimas įvykdomas, komanda vėl iškviečiama, kad būtų iškviesti kiti, žemesnės eilės pertraukimai. Pertraukimų įterpimas vienas į kitą yra leidžiamas, pertraukimų tvarkyklė gali vėl įjungti kitus pertraukimus, kai yra pasiekta reikiama būsena. Kai kuriuose konvejeriniuose procesoriuose pertraukimai nėra tikslūs, kartais jie nėra įvykdomi iškart po instrukcijos, kuri sukėlė tą pertraukimą.

**Duomenų tipai:** Z80000 procsorius palaikė komandas su 9 duomenų tipais: bitais, bitų laukais, sveikais skaičiais su ženklu, sveikais skaičiais be ženklo, loginėmis reikšmėmis, adresais, BCD (dvejetaine skaičiavimo sistema užkoduotas dešimtainis skaičius), stecke esančiomis reikšmėmis, tekstinėmis eilutėmis. Sveikas skaičius ir loginės reikšmės gali būti baito, žodžio, ar ilgo žodžio dydžio. Veiksmai su slankaus kablelio skaičiais yra įgyvendinami papildomame procesoriuje ar emuliatoriuje.

PA-RISC architektūros duomenų tipai:

Sveiki skaičiai su ženklu ar be ženklo gali būti 8, 16 arba 32 bitų ilgio. Skaičiai su ženklu įgyvendinami papildinio iki dviejų logika abiejose architektūrose. Simboliai yra 8 bitų ilgio ir palaiko ASCII standartą. Slankaus kablelio skaičiai yra saugomi 32 arba 64 bitų ilgio, kurie palaiko ANSI/IEEE 754-1985 standartą. Taip pat ši architektūra palaikė ir dvejetainį – dešimtainį kodą (binary coded decimal).

**Sistemos greitaveika:**

Z80000 procesorius pasižymėjo lanksčiu dizainu, leidžiančiu sistemų kūrėjams pasirinkti CPU taktinį dažnį ir magistralės greitį (1/2 arba 1/4 procesoriaus dažnio). (taktinių generatorių dažnis)

Vidutinis ciklų skaičius priklausė nuo atminties greičio ir magistralės pločio. Procesorius galėjo automatiškai įterpti laukiamuosius ciklus (wait states), jei naudojama lėtesnė atmintis.

Sistema palaikė 16 arba 32 bitų pločio duomenų magistralę, leidžiančią pritaikyti skirtingiems atminties moduliams. Naudojant burst režimą, CPU galėjo atlikti kelias atminties žodžių (word) perdavimo operacijas vienu metu, kas padidino pralaidumą.

Z80000 greitaveika buvo stipriai priklausoma nuo atminties ir magistralės parametrų. Lėtesnė atmintis (pvz., 16 bitų pločio ROM) reikalaudavo daugiau laukimo ciklų, o greitesnė 32 bitų RAM atmintis galėjo būti efektyviau išnaudojama naudojant burst režimą. Vidutinė sistemos greitaveika galėjo siekti nuo kelių šimtų tūkstančių iki milijono instrukcijų per sekundę (MIPS), priklausomai nuo konfigūracijos. Z80000 buvo orientuotas į lanksčias ir ekonomiškas sistemas, leidžiančias kūrėjams pasirinkti komponentus pagal biudžetą. Pigios sistemos galėjo būti apribotos lėtesne ROM atmintimi, o našesnės – su greita RAM.

PA-RISC procesorių taktiniai dažniai svyravo nuo 8 MHz ankstyvose versijose iki 120 MHz vėlesnėse. Pagrindinė PA-RISC architektūros savybė buvo tai, kad visos pagrindinės instrukcijos (esant optimalioms sąlygoms) buvo vykdomos per vieną mašinos ciklą. Sudėtingesnės instrukcijos, kurios negalėjo būti įvykdytos vienu ciklu, buvo suskaidomos į primityvesnes operacijas, vykdomas per atskirus ciklus. Nors PA-RISC architektūra buvo optimizuota vieno ciklo vykdymui, lėta atmintis galėjo pristabdyti našumą, nes įkėlimo (load) ir išsaugojimo (store) operacijos su lėtesne atmintimi užtrukdavo ilgiau nei vieną ciklą. PA-RISC buvo žinoma kaip labai našios architektūros sistema, galinti pasiekti nuo kelių iki keliolikos MIPS. Trijų registrų modelis leido daugumą operacijų vykdyti be tiesioginės atminties prieigos, o tai užtikrino efektyvų našumą ir mažą vėlavimą. PA-RISC buvo orientuota į aukštesnės klasės sistemas, todėl ji turėjo geresnį našumo lygį nei Z80000, tačiau kainavo daugiau. Jos architektūra buvo optimizuota taip, kad būtų efektyvi su minimaliomis papildomomis aparatinės įrangos sąnaudomis.

**Spartinančioji atmintis**: Z80000 įgyvendina spartinančios atminties mechanizmą, kuri laiko kopiją neseniai naudotos atminties vietos/adreso vietą luste. Ten laikomos ir instrukcijos, ir duomenys. Kai bandoma pasiekti atmintį, procesorius patikrina, galbūt tai ko ieškome yra spartinančioje atmintyje. Jeigu neranda, perkopijuoja tą informaciją iš atminties į spartinančiąją atmintį vietoj seniausiai naudotų duomenų. Spartinančioji atmintis yra 256 baitų dydžio.

PA-RISC architektūroje taip pat yra palaikoma spartinančioji atmintis, kuri yra įgyvendinama labai panašiai kaip ir Z80000 architektūroje – kai reikia perskaityti atmintyje esančius duomenis, yra perskaitomas visas atminties blokas. 1986 metais išleistame procesoriuje yra 64Kb dydžio spartinančioji atmintis.

**Kur buvo naudojamos:**

The regular combination of addressing modes, operations, and data types offers a powerful instruction set that is well-suited for compila tion of high-level languages such as C, Pascal, and Ada. Z80000

**Kiek programinės įrangos parašyta:**

Z8000 COMPATIBILITY The 180,000 CPU's instruction set encoding allows it to directly execute Z8000 family software such as compilers and the 1RTS~ real-time operating system. Z8000 programs must not use the 18000 privileged instructions, address, and control field encodings if they are to execute correctly on the Z80,000 CPU, since the Z80,000 CPU uses many of these reserved encodings to extend the register file, address range, and instruction functionali t y.

The computers covered on this site, the [HP 9000](https://www.openpa.net/systems/), are based on the Precision Architecture and [PA-RISC processors](https://www.openpa.net/pa-risc_processors.html) and used custom HP system designs.

**Šaltiniai:**

<https://en.wikipedia.org/wiki/Zilog_Z80000>

<https://www.openpa.net/pa-risc_architecture.html>

<https://web.archive.org/web/20110712230227/http://www.hpl.hp.com/hpjournal/pdfs/IssuePDFs/1986-08.pdf>

<http://ftp.parisc-linux.org/docs/arch/pa11_acd.pdf>

<https://parisc.docs.kernel.org/en/latest/>

<https://bitsavers.trailing-edge.com/components/zilog/z80000/Z80000_CPU_Preliminary_Technical_Manual_Sep84.pdf>